

⑫ 公開特許公報(A) 昭61-187223

⑮ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)8月20日

H 01 L 21/20
21/263

7739-5F

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体層の再結晶化方法

⑯ 特 願 昭60-27002

⑰ 出 願 昭60(1985)2月14日

⑱ 発 明 者 伊 澤 哲 夫 川崎市中原区上小田中1015番地 富士通株式会社内

⑲ 発 明 者 森 治 久 川崎市中原区上小田中1015番地 富士通株式会社内

⑳ 出 願 人 富 士 通 株 式 会 社 川崎市中原区上小田中1015番地

㉑ 代 理 人 弁理士 松岡 宏四郎

明 細 書

1. 発明の名称

半導体層の再結晶化方法

2. 特許請求の範囲

絶縁物基体上に形成された半導体層に垂直磁場を印加しながら該半導体層上にエネルギー線を照射して、該半導体層を熔融し再結晶化せしめることを特徴とする半導体層の再結晶化方法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は絶縁膜成いは絶縁物基板等の半導体基体上に、半導体素子が形成される単結晶半導体層を形成する方法に係り、特に半導体層をエネルギー・ビーム走査によって再結晶化する方法の改良に関する。

近時大規模集積回路の集積度を更に向上せしめる手法として、下部素子が形成された半導体基板上に絶縁膜を積層し、この絶縁膜上に単結晶半導体層を設け、この単結晶半導体層に上部の半導体素子が形成される三次元構造の半導体装置が提案

されている。

かかる構造において絶縁膜上の単結晶半導体層は、絶縁膜上に成長させた非晶質半導体層或いは多結晶半導体層をエネルギー線加熱により熔融し再結晶化させることによって形成されるが、この再結晶化に際して、上記半導体層が絶縁膜上から剥離する傾向があり、半導体層と絶縁膜との密着が保てる半導体層の再結晶化方法が要望されている。

(従来の技術)

従来絶縁膜上に形成した非晶質若しくは多結晶質の半導体層例えば多結晶シリコン層を再結晶化するに際しては、第3図に示すように、例えばシリコン基板1上に二酸化シリコン(SiO₂)等の絶縁膜2が形成され、この絶縁膜2上に多結晶シリコン層3が形成されてなる被加工基板を、加熱装置4を具備したX-Yステージ5上に載置してこの被加工基板を例えば450℃程度に昇温し、多結晶シリコン層3上を、X-Yステージの移動によって、所望のビーム・スポット径を有し所望の出力

を有するエネルギー・ビーム例えばレーザー・ビームLによって走査し、多結晶シリコン層3を順次溶融し再結晶化する方法が行われていた。ここで、6は溶融シリコン層、7は再結晶シリコン層、mはビーム走査方向を示す矢印である。

〔発明が解決しようとする問題点〕

然しながら上記従来の再結晶化方法においては、溶融シリコン層の温度が上昇し過ぎるとその動粘性が溶融シリコンの表面張力を下回って絶縁膜上から溶融シリコン層が剝離する現象が生ずるために、再結晶化に際してのレーザー・ビーム出力の最適な制御が極めて困難である。

そのため再結晶シリコン層に欠如部を生じ易く、この再結晶シリコン層を用いる三次元構造の半導体装置等の製造歩留りが低下するという問題があった。

本発明の目的は、上記絶縁膜上の半導体層をエネルギー線走査により再結晶化するに際して、半導体層の絶縁膜上からの剝離を防止することにある。

〔問題点を解決するための手段〕

上記問題点は、絶縁物基体上に形成された半導体層に垂直磁場を印加しながら該半導体層上にエネルギー線を照射して、該半導体層を溶融し再結晶化せしめる本発明による半導体層の再結晶化方法によって解決される。

〔作用〕

即ち本発明の方法においては、流体の動粘性が、これに印加される磁場の強さが大きくなると増大するという下記に示す電磁流体力学の理論に基づいて、溶融半導体層に磁場を印加することによってその動粘性を高め、この溶融半導体層が表面張力によって絶縁膜上から剝離することを抑えるものである。

電磁流体力学によれば、

$$M^2 = \text{磁気粘性力} / \text{通常の粘性力} \quad (1)$$

の関係があり、流体の動粘性は磁場の強さの二乗に比例する。

1式において、Mはハルトマン数と呼ばれ下記2式によって表される。

3

$$M = B L (\sigma / \rho \nu)^{1/2} \quad (2)$$

ここで、Bは磁束密度、Lは流体の上面と下面との距離、 σ は流体の電気伝導度、 ρ は密度、 ν はその物質の動粘性係数を表す。

かくて半導体層を溶融させるエネルギー線の出力制御の幅が拡大されるので、制御条件の変動によって生ずる再結晶半導体層の剝離欠陥は減少し、再結晶半導体層が用いられる三次元構造の半導体装置等の製造歩留りが向上する。

〔実施例〕

以下本発明を図示実施例により、具体的に説明する。

第1図は本発明の半導体層の再結晶化方法の一実施例を示す装置の模式側面図で、第2図はエネルギー・ビームの走査方法の一例を示す模式平面図である。

全図を通じ同一対象物は同一符号で示す。

半導体層の再結晶化装置を示す第1図において、1は図示しない下部半導体素子が形成されているシリコン基板、2は前記シリコン基板上に化学気

4

相成長(CVD)法により形成された二酸化シリコン(SiO₂)等よりなる厚さ1 μ m程度の絶縁膜、3は前記絶縁膜上にCVD法により形成された厚さ400nm程度の多結晶シリコン層、4は加熱装置、5はX-Yステージ、6は溶融シリコン層、7は再結晶シリコン層、8は磁気コイル、9は直流電源、10はレンズ、Lはレーザー・ビーム、mはX-Yステージの移動方向を示す矢印、Hは磁力線の方向を示す矢印を表す。

本発明の方法により絶縁膜上のシリコン層を再結晶化するに際しては、例えば第1図のように構成された装置を用い、シリコン基板1を450℃程度の温度に昇温し、シリコン基板1に例えば4000ガウス程度の基板面に対して垂直な磁場を印加した状態でレーザー・ビームLにより多結晶シリコン層3上を矢印mのように走査し、多結晶シリコン層3を順次溶融し再結晶化せしめる。

上記レーザー・ビームLの走査は第2図に示す矢印mのように蛇行させてシリコン基板1の全面について行い、走査ピッチPはビーム・スポットS

の径Dよりも狭めてレーザ・ビームLをオーバーラップさせるようにする。

上記実施例においてレーザ・ビームLのビーム・スポット径を $20\mu\text{m}\phi$ 、走査速度を $50\sim 150\text{mm/sec}$ とした時、レーザ出力 $5\sim 12\text{W}$ の範囲において剥離欠陥の無い再結晶シリコン層が安定して得られている。

このレーザ出力の範囲は従来方法における $5\sim 8\text{W}$ 程度の許容出力幅に比べて大幅に改善された値である。

従ってこの方法によれば、再結晶化に際してのレーザ・ビームに与えられる許容条件が緩和されるので、絶縁膜上の再結晶シリコン層を用いて形成される例えば三次元構造の半導体装置等の製造歩留りは向上する。

なお本発明に用いるエネルギー線はレーザに限られるものではなく、電荷を持たない中性粒子線等であってもよい。

又本発明の方法はサファイヤ、石英等の絶縁体基板上に、シリコン等の再結晶半導体層を形成す

る際にも適用される。

〔発明の効果〕

以上説明のように本発明によれば、絶縁膜上の半導体層を再結晶化する際の半導体層の剥離欠陥が防止され、絶縁膜上の再結晶半導体層を用いる三次元構造の半導体装置等の製造歩留りを向上せしめる効果を生ずる。

4. 図面の簡単な説明

第1図は本発明の半導体層の再結晶化方法の一実施例を示す装置の模式側面図、

第2図はエネルギー・ビームの走査方法の一例を示す模式平面図、

第3図は従来の再結晶化方法を示す装置の模式側面図である。

図において、

- 1 はシリコン基板、
- 2 は絶縁膜、
- 3 は多結晶シリコン層、
- 4 は加熱装置、
- 5 はX-Yステージ、

7

8

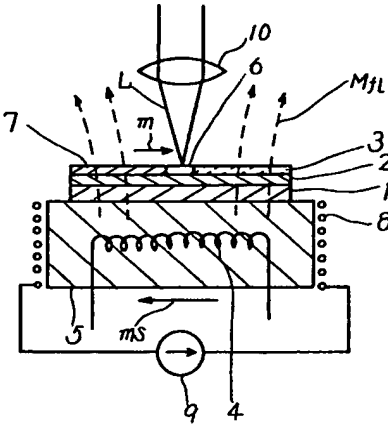
- 6 は熔融シリコン層、
- 7 は再結晶シリコン層、
- 8 は磁気コイル、
- 9 は直流電源、
- 10 はレンズ、
- L はレーザ・ビーム、
- m はレーザ・ビーム走査方向矢印、
- M₁ は磁力線方向の矢印

を示す。

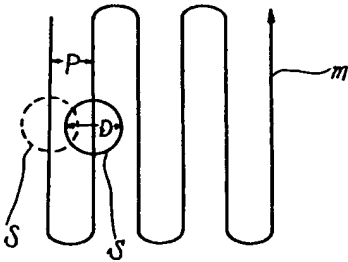
代理人 弁理士 松岡宏四郎



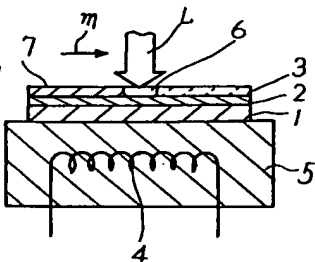
第 1 図



第 2 図



第 3 図



PAT-NO: JP361187223A
DOCUMENT-IDENTIFIER: JP 61187223 A
TITLE: RE-CRYSTALLIZING METHOD FOR SEMICONDUCTOR
LAYER
PUBN-DATE: August 20, 1986

INVENTOR-INFORMATION:
NAME
IZAWA, TETSUO
MORI, HARUHISA

ASSIGNEE-INFORMATION:
NAME COUNTRY
FUJITSU LTD N/A

APPL-NO: JP60027002

APPL-DATE: February 14, 1985

INT-CL (IPC): H01L021/20, H01L021/263

US-CL-CURRENT: 117/43, 257/E21.133 , 438/FOR.334

ABSTRACT:

PURPOSE: To prevent the exfoliation defect of a semiconductor layer and thereby to improve a yield of a semiconductor device having a three-dimensional structure wherein a re-crystallized semiconductor layer on an insulating film is used, by applying energy beams onto the semiconductor layer while impressing a vertical magnetic field on the semiconductor layer formed on an insulator substrate.

CONSTITUTION: When a silicon layer on an insulating film is re-crystallized, the temperature of a silicon substrate 1 is raised to about 450deg;C, for

instance. Then, in the state in which a magnetic field of 4,000 gaussses, for instance, is impressed vertically on the surface of the silicon substrate 1, a polycrystalline silicon layer 3 is scanned in the direction of an arrow (m) by a laser beam L, so that the polycrystalline silicon layer be melted and re-crystallized sequentially. The scanning by the laser beam is conducted on the entire surface of the silicon substrate 1 in such a meandering manner as shown by the arrow (m), and a scanning pitch P is made narrower than the diameter D of a beam spot S so that the laser beam L be overlapping.

COPYRIGHT: (C)1986,JPO&Japio

DERWENT-ACC-NO: 1986-260483

DERWENT-WEEK: 198640

COPYRIGHT 2006 DERWENT INFORMATION LTD

TITLE: Recrystallisation of semiconductor layer used
for semiconductor - by applying energy beam to
semiconductor layer on insulating substrate, while using
vertical magnetic field NoAbstract Dwg 1/3

PATENT-ASSIGNEE: FUJITSU LTD[FUIT]

PRIORITY-DATA: 1985JP-0027002 (February 14, 1985)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
PAGES MAIN-IPC		
<u>JP 61187223 A</u>	August 20, 1986	N/A
008 N/A		

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP 61187223A	N/A	1985JP-0027002
February 14, 1985		

INT-CL (IPC): H01L021/20

ABSTRACTED-PUB-NO:

EQUIVALENT-ABSTRACTS:

TITLE-TERMS: RECRYSTALLISATION SEMICONDUCTOR LAYER SEMICONDUCTOR
APPLY ENERGY
BEAM SEMICONDUCTOR LAYER INSULATE SUBSTRATE VERTICAL
MAGNETIC FIELD
NOABSTRACT

DERWENT-CLASS: L03 U11

CPI-CODES: L04-C26;

EPI-CODES: U11-C01; U11-C03;